



UNIVERSIDAD NACIONAL DE CORDOBA

CÓRDOBA, 08 JUN 2011

VISTO:

El Expte. de la Universidad Nacional de Córdoba N° 0010687/2011, por el cual el CENTRO DE VINCULACIÓN DE COMUNICACIONES DIGITALES, solicita autorización para el dictado del Curso "INTRODUCCIÓN AL DISEÑO DIGITAL MODERNO", de 30 (treinta) horas de duración con evaluación final; y

CONSIDERANDO:

Que el perfeccionamiento continuo implica actualizar permanentemente los conocimientos relacionados con las nuevas tecnologías, fundamentando nuevos criterios y requerimientos;

Que cuenta con el aval de la Escuela de Ingeniería Electrónica a fs. 10 y de la Secretaría de Extensión a fs. 10 vta.;

La autorización conferida por el H. Consejo Directivo, Texto Ordenado Resolución N° 1099 - T - 2009;

EL DECANO DE LA FACULTAD DE CIENCIAS EXACTAS, FÍSICAS Y NATURALES

RESUELVE:

Art. 1º.- Autorizar el dictado del Curso "INTRODUCCIÓN AL DISEÑO DIGITAL MODERNO", de 30 (treinta) horas de duración con evaluación final y no se cobrarán aranceles.

Art. 2º.- Designar como disertantes a los Ingenieros Pablo CAYUELA y Federico PAREDES.

Art. 3º.- Aprobar el Programa de Actividades y Temario a desarrollar, que como ANEXO I forma parte de la presente resolución.

Av. Vélez Sársfield 1600
5016 CORDOBA – República Argentina



Teléfono: (0351) 4334139/4334140
Fax: (0351) 4334139

[Handwritten signature and scribbles]



FACULTAD DE CIENCIAS EXACTAS, FISICAS Y NATURALES

UNIVERSIDAD NACIONAL DE CORDOBA

Art. 4º).- Designar como Responsable Académico a la Dra. Graciela CORRAL BRIONES.

Art. 5º).- Deberá cumplimentarse lo establecido por la Ordenanza 4-HCS-95 y su modificatoria y la Resolución 307-HCD-96.

Art. 6º).- El Responsable Académico elevará dentro de los treinta días de finalizado el Curso el informe Académico.

Art. 7º).- Dese al Registro de Resoluciones, comuníquese, dese cuenta al H. Consejo Directivo y gírense las presentes actuaciones a la Secretaría de Extensión a fin de notificar a los interesados.

[Firma manuscrita]

Prof. Ing. DANIEL LAGO
SECRETARIO GENERAL
Facultad de Ciencias Exactas, Físicas y Naturales
UNIVERSIDAD NACIONAL DE CORDOBA



[Firma manuscrita]
Prof. Ing. HECTOR GABRIEL TAVELI.
DECANO
Facultad de Ciencias Exactas, Físicas y Naturales
Universidad N...

RESOLUCION Nº 000715 -T-2011.-



Introducción al Diseño Digital Moderno

El curso introduce los conceptos fundamentales del diseño digital actual a través del lenguaje de descripción de hardware Verilog. A través de clases teórico-prácticas se analiza la implementación de operaciones aritméticas en punto fijo con aplicaciones al procesamiento de señales en sistemas de comunicaciones.

Metodología:

Descripción teórica de los fundamentos básicos de cada etapa.

Exposición de los detalles de implementación digital.

Realización e implementación asistida por los profesores.

Profesores:

Ing. Pablo Cayuela

Ing. Electrónico e Ing. En Sistemas de Información, UTN FRC

Prof. Lógica Programable - Arquitectura de Computadoras, UTN FRC

Miembro del Centro Universitario de Desarrollo en Automación y Robótica (CUDAR), UTN FRC

Miembro del Laboratorio de Técnicas Digitales e Informática (LTDI), UTN FRC

Miembro del Laboratorio de Microelectrónica, UCC

Doctorando en Ing. Electrónica, especialidad microelectrónica, UCC-Ag.Nac. Promoción Científica

Ing. Federico Paredes

Ing. Electronico, UTN FRC

Prof. Lógica Programable

Ex - Miembro del Centro Universitario de Desarrollo en Automación y Robótica (CUDAR), UTN FRC



Desarrollador HW/SW de Tecnología Digital

Duración: 30 hs.

Dictado: Mañana, 2 hs. Teórico. Tarde, 4 hs. Práctico

Requisitos: Nociones de comunicaciones y técnicas digitales

Evaluación: Prácticos y trabajo final, implementación de un sistema de comunicación completo en Verilog

Clase

1: 0

Verilog:

Introducción al lenguaje de descripción de *hardware* Verilog; el módulo, porciones declarativa y ejecutiva; Conexiones (*nets*) como tipo de dato, declaración de variables; asignación continua; conexiones externas e internas, puertos de entrada y salida, parámetros; lógica de 4 estados; buses; operadores lógicos, aritméticos, relacionales, binarios. Instanciación de módulos. *Test benches*, pasos básicos de construcción de *test benches*.

DSP:

Punto fijo: concepto, matemática de precisión finita, definición; punto flotante versus punto fijo; notación; operaciones, suma y resta, multiplicación, pasos generales. Ajuste de rango: *overflow (wrap)*, *overflow* en ángulos, saturación. Ajuste de resolución: redondeo, truncado. Implementación en hardware.

Trabajos prácticos:

1. Multi-compuerta.
2. *Half adder* y *Full adder*.
3. Generador y verificador de paridad.
4. Multiplicador con saturación y redondeo.
5. *Slicer*.

Clase 2:

Verilog:

Niveles de descripción: RTL, algorítmico y estructural.



Descripción RTL: Asignación condicional y su operador; multiplexores. *Initial* y *always*, descripción con sentencias secuenciales, lista de sensibilidad. *If-else*, *case*, *for*. Asignaciones secuenciales, bloqueante y antibloqueante.

Descripción algorítmica: Inferencia de componentes: multiplexores, *flip-flops*, contadores, registros de desplazamientos. Máquinas de estado finito (FSM): máquinas de Mealy y de Moore, codificación de estados, diagramas de transición de estados, tablas, versión en Verilog. Reglas para evitar comportamiento de *latch* no deseado. Funciones sintetizables.

DSP: Filtro FIR e IIR. Teoría. Formas Directa y transpuesta. Detalles de implementación. Introducción a filtros adaptivos.

Trabajos prácticos:

- 6. Unidad Aritmético Lógica (ALU) parametrizada.
- 7. Filtro FIR
- 8. Filtro IIR
- 9. Secuenciador para filtro adaptivo

Clase 3:

Descripción estructural: bloques *generate*, *if-else*, *case*, *for*, variables *genvar*. Verilog para simulación: funciones y tareas; *automatic* para recursividad; directivas del compilador; tareas del sistema; manejo de archivos, modificadores para cadenas.

Sugerencias de código para síntesis: reglas generales, codificadores de prioridad, multiplexores, operaciones con números *signed* y *unsigned*, inferencia de sumadores con acarreo, paréntesis y balanceo de árboles de suma o producto, *pipelining*, bibliografía de consulta.

Trabajos prácticos:

- 10. Multiplicador de matrices
- 11. Filtro FIR Parametrizado

Clase 4:

Caso de estudio: DFE (*Decision Feedback Equalizer*), teoría y análisis de implementación.

Trabajos prácticos:



12. Decision Feedback Equalizer

Clase 5:

Caso de estudio: FFT compleja *Radix-2*. Teoría del algoritmo. Resolución en lenguajes secuenciales. Aritmética compleja. *Bit reverse ordering*. *Butterflies*. Estructura de interconexión.

Trabajos prácticos:

13. FFT Radix-2

Lista completa de trabajos prácticos

Clase 1:

1. Multi-compuerta
2. *Half adder* y *Full adder*.
3. Generador y verificador de paridad.
4. Multiplicador con saturación y redondeo.
5. Slicer

Clase 2:

6. Unidad Aritmético Lógica (ALU) parametrizada.
7. Filtro FIR
8. Filtro IIR
9. Secuenciador para filtro adaptivo

Clase 3:

10. Multiplicador de matrices
11. Filtro FIR Parametrizado

Clase 4:

12. *Decision Feedback Equalizer*

Clase 5:

13. FFT Radix-2


Prof. Ing. DANIEL LAGO
SECRETARIO GENERAL
Facultad de Ciencias Exactas, Físicas y Naturales
UNIVERSIDAD NACIONAL DE CORDOBA




Prof. Ing. HECTOR GABRIEL TAVELA
DECANO
Facultad de Ciencias Exactas, Físicas y Naturales
Universidad N. Córdoba